



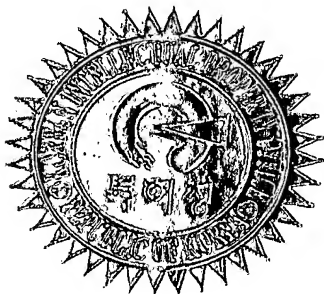
별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto is a true copy from the records of the Korean Intellectual Property Office.

출원 번호 : 10-2002-0059258  
Application Number

출원 년 월 일 : 2002년 09월 30일  
Date of Application SEP 30, 2002

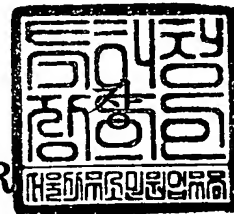
출원인 : 인티그런트 테크놀로지즈(주)  
Applicant(s) INTEGRANT TECHNOLOGIES INC.



2003 년 10 월 01 일

특 허 청

COMMISSIONER



## 【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0001
【제출일자】	2002.09.30
【발명의 명칭】	트랜스컨덕터 -커패시터 필터의 디지털 튜닝 회로
【발명의 영문명칭】	Digital Tuning Circuit for Transconductor-Capacitor Filter
【출원인】	
【명칭】	인티그런트 테크놀로지즈(주)
【출원인코드】	1-2001-002372-0
【대리인】	
【성명】	박경완
【대리인코드】	9-1999-000646-5
【포괄위임등록번호】	2001-003356-1
【대리인】	
【성명】	김성호
【대리인코드】	9-1998-000633-4
【포괄위임등록번호】	2001-003357-8
【발명자】	
【성명의 국문표기】	김세엽
【성명의 영문표기】	KIM, Se Yeob
【주민등록번호】	741019-1047520
【우편번호】	121-828
【주소】	서울특별시 마포구 상수동 88-5
【국적】	KR
【발명자】	
【성명의 국문표기】	김보은
【성명의 영문표기】	KIM, Bo-Eun
【주민등록번호】	690112-1100611
【우편번호】	449-907
【주소】	경기도 용인시 기흥읍 신갈리 151-1 신갈 현대아파트 101동 106호
【국적】	KR

## 【발명자】

【성명의 국문표기】

정민수

【성명의 영문표기】

JEONG, Minsu

【주민등록번호】

710314-1658810

【우편번호】

431-817

【주소】

경기도 안양시 동안구 부흥동 1103번지 은하수 아파트 206-1002

【국적】

KR

## 【심사청구】

청구

## 【취지】

특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인

박경완 (인) 대리인

김성호 (인)

## 【수수료】

【기본출원료】

20 면 29,000 원

【가산출원료】

1 면 1,000 원

【우선권주장료】

0 건 0 원

【심사청구료】

6 항 301,000 원

【합계】

331,000 원

【감면사유】

소기업 (70%감면)

【감면후 수수료】

99,300 원

## 【첨부서류】

1. 요약서·명세서(도면)\_1통 2. 소기업임을 증명하는 서류\_1통

## 【요약서】

## 【요약】

본 발명은 트랜스컨덕터-커패시터 필터의 디지털 튜닝 회로에 관한 것이다. 본 발명의 일실시예에 따른 튜닝 회로는 입력되는 전압에 비례하는 전류를 출력하는 트랜스컨덕터 및 트랜스컨덕터의 출력단 및 접지간에 접속되고 제어 신호의 레벨에 따라서 커패시턴스가 가변되는 가변 커패시터를 포함하는 필터의 디지털 튜닝 회로로서, 인가되는 입력 전압에 비례하는 전류를 출력하는 트랜스컨덕터, 입력단에 인가되는 전압과 트랜스컨덕터의 입력 전압을 비교하고, 입력단의 전압이 더 큰 경우에는 업 신호 출력단으로 신호를 출력하고, 그렇지 않은 경우에는 다운 신호 출력단으로 신호를 출력하는 비교기, 비교기의 업 신호 및 다운 신호에 응답하여, 출력 신호의 레벨을 일정 크기만큼 증가 및 감소시키되, 출력 신호는 메인 필터의 가변 커패시터의 제어 신호로서 입력되는 카운터, 트랜스컨덕터의 출력단 및 접지간에 접속되고, 카운터의 출력 신호의 레벨에 따라서 커패시턴스가 가변되는 가변 커패시터, 트랜스컨덕터의 출력 전압을 제1 기간동안 실질적으로 0이 되도록 하기 위한 수단, 입력 전압을 트랜스컨덕터로 제2 기간동안 입력시키기 위한 수단, 트랜스컨덕터의 출력 전압을 비교기의 입력단으로 입력시키기 위한 수단을 포함한다.

## 【대표도】

도 1

## 【색인어】

필터, 튜닝 회로, 트랜스컨덕턴스, 카운터, 가변 커패시터

## 【명세서】

## 【발명의 명칭】

트랜스컨덕터-커패시터 필터의 디지털 튜닝 회로{Digital Tuning Circuit for Transconductor-Capacitor Filter}

## 【도면의 간단한 설명】

도 1은 본 발명의 일실시예에 따른 트랜스컨덕터-커패시터 필터의 튜닝 회로를 도시한 회로도.

도 2는 도 1에 도시된 튜닝 회로에 있어서 제1 내지 제5 스위치 수단 SW1~SW5에 인가되는 전압 및 그에 따른 트랜스컨덕터의 출력 전압을 도시한 파형도.

도 3은 도 1에 도시된 튜닝 회로에 있어서, 제1 및 제2 가변 커패시터를 본 발명의 일실시예에 따라서 도시한 회로도.

## &lt;도면의 주요한 부분에 대한 부호의 설명&gt;

1000: 튜닝 회로

2000: 메인 필터

1100: 트랜스컨덕터

1300: 비교기

1500: 카운터

C1, C2: 가변 커패시터

C3, C4: 커패시터

**【발명의 상세한 설명】****【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

- <9> 본 발명은 튜닝 회로(tuning circuit)에 관한 것으로서, 더욱 상세하게는 트랜스컨덕터-커패시터 필터(Gm-C Filter)의 디지털 튜닝 회로에 관한 것이다.
- <10> 트랜스컨덕터-커패시터 필터란 트랜스컨덕터 및 커패시터를 포함하는 필터를 의미한다. 트랜스컨덕터는 입력으로서 전압이 인가되면, 그에 비례하는 전류를 출력하는 회로를 말하며, 상기 출력 전류는 입력 전압에 트랜스컨덕터의 트랜스컨덕턴스(gm) 만큼 곱해진 값을 갖는다.
- <11> 트랜스컨덕터-커패시터 필터의 차단 주파수(cut-off frequency)는 gm/C에 비례하며, 통신 장비에서 수신한 신호의 복원 및 전송된 신호의 안티-에일리어싱(anti-aliasing)을 위하여 폭넓게 사용된다. 그러나, 트랜스컨덕터-커패시터 필터는, 상기 차단 주파수를 결정하는 트랜스컨덕턴스(gm) 값이 온도, 전원 전압의 변동 및 제조 공정에 따라 그 특성 값이 설계 값에서 50%까지 변하게 되는 문제가 있다. 따라서, 트랜스컨덕터-커패시터 필터의 사용 시에는 차단 주파수를 일정하게 유지시키는 튜닝 회로가 반드시 필요하게 된다.
- <12> 트랜스컨덕터-커패시터 필터의 차단 주파수를 일정하게 유지하기 위한 종래의 튜닝 회로는 대부분 아날로그 튜닝 회로로서, 트랜스컨덕터의 트랜스컨덕턴스(gm) 값을 조정함으로써, 필터의 차단 주파수를 일정하게 유지시키는 것이었다.
- <13> 그러나, 이러한 아날로그 튜닝 회로는 튜닝 회로 자체에서 사용되는 클락으로 인하여 노이즈를 발생시켰고, 튜닝이 필요 없는 동안에도 계속적으로 동작함으로써, 불필요한 전력 소비 및 필터의 성능을 저하시키는 요인이 되었다.

- <14>      아날로그 튜닝 회로의 문제점을 개선한 디지털 튜닝 회로로서, 미합중국 특허 제 5,245,646호 및 미합중국 특허 제 5,914,633호에 개시된 것이 있다.
- <15>      미합중국 특허 제 5,245,646호 및 미합중국 특허 제 5,914,633호에 개시된 튜닝 회로는 RC-액티브 필터(RC active filter)의 튜닝 회로로서, RC 필터의 시정수(RC time constant)를 디지털 방식으로 제어함으로써 차단 주파수를 일정하게 유지시키는 것이다. 즉, RC 액티브 필터의 커패시터를 커패시터 어레이로 구현하고 디지털 코드로 상기 커패시터 어레이에 포함된 커패시터들의 온-오프(on-off)를 제어함으로써, 동작 조건, 및 온도 등의 환경 변수에 따른 시정수의 변동을 보상하는 방법이다.
- <16>      그러나, 이러한 종래의 디지털 튜닝 회로는 RC 액티브 필터에 국한된 방안으로써, 공정 및 환경 변화 등에 따른 트랜스컨덕턴스(gm)의 변화를 검지, 보상해야 할 트랜스컨덕터-커패시터 필터의 튜닝 회로에 적용시키는 데에는 어려움이 있었다.

**【발명이 이루고자 하는 기술적 과제】**

- <17>      본 발명의 목적은 트랜스컨덕터-커패시터 필터의 차단 주파수를 일정하게 유지시키는 디지털 튜닝 회로를 제공함에 있다.
- <18>      본 발명의 다른 목적은 튜닝 동작이 필요 없는 경우에는 동작하지 않는 튜닝 회로를 제공함에 있다.

**【발명의 구성 및 작용】**

- <19>      상기 목적을 달성하기 위하여, 본 발명의 일실시예에 따른 트랜스컨덕터-커패시터 필터의 튜닝 회로는, 입력되는 전압에 비례하는 전류를 출력하는 트랜스컨덕터 및 트랜스컨덕터의 출력단 및 접지간에 접속되고 제어 신호의 레벨에 따라서 커패시턴스가 가변되는 가변 커패시

터를 포함하는 필터의 튜닝 회로에 있어서, 인가되는 입력 전압에 비례하는 전류를 출력하는 트랜스컨덕터, 입력단에 인가되는 전압과 입력 전압을 비교하고, 입력단의 전압이 큰 경우에는 업 신호 출력단으로 신호를 출력하고, 그렇지 않은 경우에는 다운 신호 출력단으로 신호를 출력하는 비교기, 비교기의 업 신호 및 다운 신호 출력단에 접속되어, 업 신호 및 다운 신호에 응답하여, 출력 신호의 레벨을 일정 크기만큼 증가 및 감소시키되, 출력 신호는 필터의 가변 커패시터에 제어 신호로서 입력되는 카운터, 트랜스컨덕터의 출력단 및 접지간에 접속되고 카운터의 출력 신호의 레벨에 따라서 커패시턴스가 가변되는 가변 커패시터, 트랜스컨덕터의 출력 전압을 제1 기간 동안 실질적으로 0이 되도록 하기 위한 수단, 입력 전압을 튜닝 회로의 트랜스컨덕터로 제2 기간 동안 입력시키기 위한 수단, 및 튜닝 회로의 트랜스컨덕터의 출력 전압을 비교기의 입력단으로 제3 기간 동안 입력시키기 위한 수단을 포함한다.

- <20> 본 발명의 일실시예에 따른 트랜스컨덕터-커패시터 필터의 튜닝 회로에 있어서, 튜닝 회로의 트랜스컨덕터는 필터의 트랜스컨덕터와 실질적으로 동일한 형태로 구현된다.
- <21> 본 발명의 일실시예에 따른 트랜스컨덕터-커패시터 필터의 튜닝 회로에 있어서, 튜닝 회로의 가변 커패시터는 필터의 가변 커패시터와 실질적으로 동일한 형태로 구현된다.
- <22> 본 발명의 일실시예에 따른 트랜스컨덕터-커패시터 필터의 튜닝 회로에 있어서, 비교기의 입력단 및 접지간에 접속되는 커패시터를 더 포함한다.
- <23> 본 발명의 일실시예에 따른 트랜스컨덕터-커패시터 필터의 튜닝 회로에 있어서, 가변 커패시터는 주 커패시터, 보조 커패시터 및 스위치 수단을 포함하고, 주 커패시터의 일단은 스위치 수단의 일단과 접속되어 트랜스컨덕터의 출력단에 접속되고, 스위치 수단의 타단은 보조 커패시터의 일단과 접속되며, 주 커패시터 및 보조 커패시터의 타단은 접지된다.



- <24> 본 발명의 일실시예에 따른 트랜스컨덕터-커패시터 필터의 튜닝 회로에 있어서, 가변 커패시터는 하나 이상의 주 커패시터 및 커패시터 뱅크로 구현된다.
- <25> 이하, 첨부된 도면을 참조하여 본 발명의 실시예를 상세히 설명한다.
- <26> 도 1은 본 발명의 일실시예에 따른 트랜스컨덕터-커패시터 필터의 튜닝 회로를 도시한 회로도이다.
- <27> 도 1에 도시된 메인 필터(2000)는 트랜스컨덕터-커패시터 필터로서, 트랜스컨덕터(도시되지 않음) 및 가변 커패시터(도시되지 않음)를 포함한다. 메인 필터(2000)의 트랜스컨덕터는 입력 전압에 비례하는 전류를 출력단으로 출력하며, 상기 설명한 바와 같이, 트랜스컨덕턴스(gm) 값은 공정 및 환경 변화에 따라 변동하게 된다. 메인 필터(2000)의 가변 커패시터는 트랜스컨덕터의 출력단에 접속되어 있으며, 튜닝 회로(1000)에서 출력된 제어 신호에 의하여 그 커패시턴스 값이 조절된다. 즉, 트랜스컨덕터의 트랜스컨덕턴스(gm)의 변동만큼 커패시턴스 값을 보상함으로써, 필터의 차단 주파수가 일정하게 유지되도록 할 수 있다.
- <28> 본 발명의 일실시예에 따른 튜닝 회로(1000)는 트랜스컨덕터, 비교기, 카운터, 가변 커패시터 및 제1 내지 제3 스위치 수단을 포함한다. 트랜스컨덕터는 인가되는 입력 전압에 비례하는 전류를 출력한다. 비교기는 입력 전압과 입력단에 인가되는 트랜스컨덕터의 출력 전압을 비교하고, 입력단의 전압이 큰 경우에는 업 신호 출력단으로 신호를 출력하고, 그렇지 않은 경우에는 다운 신호 출력단으로 신호를 출력한다. 카운터는 비교기의 업 신호 및 다운 신호 출력단에 접속되며, 업 신호 및 다운 신호에 응답하여, 출력 신호의 레벨을 일정 크기만큼 증가 및 감소시킨다. 카운터의 출력 신호는 필터의 가변 커패시터에 제어 신호로서 입력되며, 가변 커패시터의 커패시턴스 값을 제어한다. 튜닝 회로(1000)의 가변 커패시터는 트랜스컨덕터의 출력단에 접속되고, 상기 카운터의 출력 신호에 의하여 커패시턴스 값이 제어됨으로써, 트랜스컨덕

터의 출력 전압을 제어한다. 제1 스위치 수단은 트랜스컨덕터의 출력 전압을 제1 기간 동안 0으로 설정하고, 제2 스위치 수단은 입력 전압을 트랜스컨덕터로 제2 기간 동안 입력시키며, 제3 스위치 수단은 트랜스컨덕터의 출력 전압을 비교기의 입력단으로 제3 기간 동안 입력시킨다.

<29> 이하, 도 1을 참조하여, 본 발명의 일실시예에 따른 튜닝 회로(1000)의 구조를 좀더 상세히 설명한다.

<30> 도 1에 도시된 바와 같이, 본 발명의 일실시예에 따른 튜닝 회로(1000)는 트랜스컨덕터(1100), 비교기(1300), 카운터(1500), 제1 및 제2 가변 커패시터 C1, C2, 제3 및 제4 커패시터 C3, C4, 및 제1 내지 제5 스위치 수단 SW1~ SW5을 포함한다. 메인 필터(2000)는 하나 이상의 트랜스컨덕터 및 가변 커패시터를 포함한다. 튜닝 회로(1000)의 트랜스컨덕터(1100) 및 제1 및 제2 가변 커패시터 C1, C2는 메인 필터(2000)의 트랜스컨덕터 및 가변 커패시터와 실질적으로 동일한 형태로 구현된다.

<31> 트랜스컨덕터(1100)는 제1 및 제2 입력단(101, 103), 및 제1 및 제2 출력단(105, 107)을 구비하고, 제1 및 제2 입력단(101, 103) 양단에 인가된 전압에 따라 제1 및 제2 출력단(105, 107)에 흐르는 전류를 제어한다. 즉, 트랜스컨덕터(1100)의 출력 전류는 제1 및 제2 입력단(101, 103) 양단에 인가된 전압에 비례하며, 그 비례 상수가 트랜스컨덕터(1100)의 트랜스컨덕턴스(gm) 값이다.

<32> 비교기(1300)는 제1 내지 제4 입력단(109~115) 및 제1 및 제2 출력단(117, 119)을 구비하고, 제1 및 제2 입력단(109, 111) 양단에 인가된 전압과 제3 및 제4 입력단(113, 115) 양단에 인가된 전압의 크기를 비교하여, 제1 및 제2 출력단(117, 119)으로 업 신호 UP 및 다운 신호 DN를 출력한다. 즉, 제1 및 제2 입력단(109, 111) 양단에 인가된 전압이 제3 및 제4 입력단(113, 115) 양단에 인가된 전압 보다 큰 경우에는 하이 레벨의 업 신호 UP를 제1

출력단(117)으로 출력하고, 그 반대인 경우에는 로우 레벨의 다운 신호 DN를 제2 출력단(119)으로 출력한다.

<33> 카운터(1500)는 비교기(1300)로부터 업 신호 UP 및 다운 신호 DN가 인가되면 기준 비트로부터 특정 비트만큼 증가 및 감소된 제어 신호를 출력한다. 즉, 업 신호 UP가 인가되면 출력되는 제어 신호의 비트를 특정 비트만큼 증가시키고, 다운 신호 DN가 인가되면 출력되는 제어 신호의 비트를 특정 비트만큼 감소시킨다.

<34> 본 발명의 일실시예에 따른 튜닝 회로(1000)에 있어서, 제1 및 제2 가변 커패시터 C1, C2에는 실질적으로 동일한 제어 신호가 인가되고, 실질적으로 동일한 커패시턴스 값을 갖도록 설정된다. 또한, 제3 및 제4 커패시터 C3, C4는 실질적으로 동일한 커패시턴스 값을 갖도록 설정된다. 즉, 제1 및 제2 가변 커패시터 C1, C2, 및 제3 및 제4 커패시터 C3, C4는 각각 하나의 쌍(pair)으로서 동작한다.

<35> 이하, 도1을 참조하여 이들 구성간의 접속관계를 설명한다.

<36> 트랜스컨덕터(1100)의 제1 및 제2 입력단(101, 103)은 각각 제2 및 제3 스위치 수단 SW2, SW3에 의하여 각각 입력 전압 Vin의 + 단 및 - 단에 접속된다. 트랜스컨덕터(1100)의 제1 및 제2 출력단(105, 107)은 각각 제4 및 제5 스위치 수단 SW4, SW5에 의하여 비교기(1300)의 제1 및 제2 입력단(109, 111)과 접속된다.

<37> 비교기(1300)의 제3 및 제4 입력단(113, 115)은 각각 입력 전압 Vin의 +단 및 - 단에 접속되고, 제1 및 제2 출력단(117, 119)에는 각각 업 신호 UP 및 다운 신호 DN가 출력된다.

- <38> 제1 및 제2 가변 커패시터 C1, C2는 각각 트랜스컨덕터(1100)의 제1 및 제2 출력단(105, 107) 및 접지간에 접속되며, 제3 및 제4 커패시터 C3, C4는 각각 비교기(1300)의 제1 및 제2 입력단(109, 111)과 접지간에 접속된다.
- <39> 제1 스위치 수단 SW1은 트랜스컨덕터(1100)의 제1 및 제2 출력단(105, 107)간에 접속된다.
- <40> 도 2는 제1 내지 제5 스위치 수단 SW1~SW5에 인가되는 전압 s1, s2, s3과 그에 따른 트랜스컨덕터(1100)의 출력 전압 Vout을 도시한 파형도이다.
- <41> 도 2에서 s1은 제1 스위치 수단 SW1에 인가되는 전압 파형도이고, s2는 제2 및 제3 스위치 수단 SW2, SW3에 인가되는 전압 파형도이며, s3는 제4 및 제5 스위치 수단 SW4, SW5에 인가되는 전압 파형도를 의미한다. 각각의 스위치 수단들은 인가되는 전압이 하이 레벨일 경우에 단락된다.
- <42> 도 2에 도시된 바와 같이, s1, s2, 및 s3는 각각 제1 기간, 제2 기간 및 제3 기간 동안 하이 레벨을 유지한다. s1이 하이 레벨인 동안 s2 및 s3는 로우 레벨을 유지하게 되고, 트랜스컨덕터(1100)의 출력 전압 Vout은 실질적으로 0이 된다. s2가 하이 레벨이 되면, 출력 전압 Vout은 s2가 로우 레벨이 될 때까지 계속적으로 증가한다. 즉, 제2 기간 동안 제2 및 제3 스위치 수단 SW2, SW3은 단락되고, 트랜스컨덕터(1100)의 출력단에는 입력 전압 Vin에 트랜스컨덕턴스(gm)만큼 곱해진 전류가 흐르게 된다. 따라서, 제1 및 제2 가변 커패시터 C1, C2는 충전되고, 출력 전압 Vout은 증가하게 된다. s3이 하이 레벨이 되고, s1 및 s2가 로우 레벨이 되면, 제4 및 제5 스위치 수단 SW4, SW5이 단락되고, 출력 전압 Vout은 s1이 하이 레벨이 되기 전까지 고정된 전압 값을 유지한다.

- <43> 이하, 도 1 및 도 2를 참조하여, 본 발명의 일실시예에 따른 튜닝 회로(1000)의 동작을 설명한다.
- <44> 본 발명의 일실시예에 따른 튜닝 회로(1000)에 있어서, 트랜스컨덕터(1100)는 메인 필터(2000)에 포함된 트랜스컨덕터와 실질적으로 동일한 회로로 구현되며, 메인 필터(2000)에 포함된 트랜스컨덕터의 트랜스컨덕턴스(gm)의 변화를 반영한다. 즉, 튜닝 회로(1000)에 포함된 트랜스컨덕터(1100)의 트랜스컨덕턴스(gm)의 변화를 관찰함으로써, 메인 필터(2000)에 포함된 트랜스컨덕터의 트랜스컨덕턴스(gm)의 변화를 알 수 있다.
- <45> 또한, 튜닝 회로(1000)에 포함된 트랜스컨덕터(1100)의 트랜스컨덕턴스(gm)의 변화를 보상하기 위한 제어 신호와 실질적으로 동일한 제어 신호를 메인 필터(2000)에 인가함으로써, 메인 필터(2000)의 차단 주파수를 일정하게 유지시킬 수 있다.
- <46> 본 발명의 일실시예에 따른 튜닝 회로(1000)의 동작을 보다 상세히 설명한다.
- <47> 제1 스위치 수단 SW1이 단락되면, 트랜스컨덕터(1100)의 제1 및 제2 출력단(105, 107) 양단은 서로 단락되어 트랜스컨덕터(1100)의 출력 전압  $V_{out}$ 의 레벨은 실질적으로 0으로 떨어지고, 제1 및 제2 가변 커패시터 C1, C2는 방전된다.
- <48> 제2 및 제3 스위치 수단 SW2, SW3이 단락되면, 트랜스컨덕터(1100)의 제1 및 제2 입력단(101, 103)에는 입력 전압  $V_{in}$ 이 인가되고, 제1 및 제2 출력단(105, 107)에는 출력 전류가 흐르게 된다. 따라서, 제2 및 제3 스위치 수단 SW2, SW3이 단락되어 있는 시간 t동안 제1 및 제2 가변 커패시터 C1, C2에는 전하가 충전되며, 트랜스컨덕터(1100)의 제1 및 제2 출력단(105, 107) 양단의 전압  $V_{out}$ 은 다음과 같게 된다.

&lt;49&gt;

$$V_{out} = \frac{1}{C} \int_0^t i \, dt = \frac{1}{C} \int_0^t V_{in} \cdot g_m \, dt = \frac{t}{C} \cdot g_m \cdot V_{in}$$

【수학식 1】

&lt;50&gt;

상기 수학식 1에서 C는 제1 및 제2 가변 커패시터 C1, C2의 커패시턴스 값이고, i는 트랜스컨덕터(1100)의 출력단에 흐르는 전류를 의미하며, gm은 트랜스컨덕터(1100)의 트랜스컨덕턴스 값을 의미한다.

&lt;51&gt;

트랜스컨덕터(1100)의 전압 이득이 1인 경우, 트랜스컨덕터(1100)의 트랜스컨덕턴스(gm) 값은 C/t가 되며, 트랜스컨덕턴스(gm) 값은 공정 변화에 따른 영향을 받지 않는다. 즉, 트랜스컨덕터(1100)의 입력 전압 Vin과 출력 전압 Vout이 동일한 경우에, 트랜스컨덕터(1100)의 트랜스컨덕턴스(gm)는 제1 및 제2 가변 커패시터 C1, C2의 커패시턴스 C 및 제2 및 제3 스위치 수단 SW2, SW3이 단락되어 있는 시간 t에 의하여 결정되며, 공정 변수 및 동작 환경에 의하여 영향을 받지 않게 되는 것이다.

&lt;52&gt;

따라서, 상기 수학식 1에서, 제2 및 제3 스위치 수단 SW2, SW3에 인가되는 전압의 주기 t를 C/gm로 설정하여, 트랜스컨덕터(1100)의 전압 이득이 1이 되도록 하면, 트랜스컨덕터(1100)의 트랜스컨덕턴스(gm)가 공정 변수 등에 의하여 영향을 받지 않도록 할 수 있다.

&lt;53&gt;

그러나, 초기 상태에서 입력 전압 Vin 및 출력 전압 Vout이 동일하도록 설정하였다 하여도, 트랜스컨덕턴스(gm)의 변동에 의하여 출력 전압 Vout이 입력 전압 Vin과 다른 값을 갖게 되며, 비교기(1300)는 트랜스컨덕터(1100)의 입력 전압 Vin과 출력 전압 Vout의 값을 비교함으로써, 트랜스컨덕턴스(gm)의 변동을 검지한다.

&lt;54&gt;

상기 수학식 1에서, 트랜스컨덕터(1100)의 출력 전압 Vout은 제1 및 제2 가변 커패시터 C1, C2의 커패시턴스 C에 반비례 한다. 따라서, 상기 제1 및 제2 가변 커패시터 C1, C2의 커패

시턴스 값  $C$ 을 제어함으로써, 트랜스컨덕턴스( $gm$ )에 의한 출력 전압  $V_{out}$ 의 변동을 보상할 수 있다.

- <55> 제4 및 제5 스위치 수단 SW4, SW5이 단락되면 제3 및 제4 커패시터 C3, C4는 각각 제1 및 제2 가변 커패시터 C1, C2와 전하를 공유하고, 비교기(1300)의 제1 및 제2 입력단(109, 111)에는 트랜스컨덕터(1100)의 출력 전압  $V_{out}$ 이 인가된다. 따라서, 비교기(1300)는 제1 및 제2 입력단(109, 111)에 인가되는 전압  $V_{out}$ 과 제3 및 제4 입력단(113, 115)에 인가되는 입력 전압  $V_{in}$ 을 비교하여, 제1 및 제2 출력단(117, 119)으로 업 신호 UP 및 다운 신호 DN를 출력한다. 구체적으로는, 트랜스컨덕터(1100)의 출력 전압  $V_{out}$ 이 입력 전압  $V_{in}$ 보다 큰 경우에는 업 신호 UP를 출력하고 그 반대인 경우에는 다운 신호 DN를 출력한다.
- <56> 카운터(1500)는 비교기(1300)로부터 출력되는 업 신호 UP 및 다운 신호 DN에 따라 출력되는 제어 신호의 비트를 제어하고, 상기 제어 신호를 제1 및 제2 가변 커패시터 C1, C2에 인가함으로써, 제1 및 제2 가변 커패시터 C1, C2의 커패시턴스 값  $C$ 을 제어한다. 또한, 상기의 제어 신호는 메인 필터(2000)의 가변 커패시터에도 인가됨으로써, 튜닝 회로(1000)와 실질적으로 동일한 방식으로, 메인 필터의 트랜스컨덕턴스( $gm$ ) 값이 제어 된다.
- <57> 도 3은 도 1에 도시된 튜닝 회로(1000)에 있어서, 제1 및 제2 가변 커패시터를 본 발명의 일실시예에 따라서 도시한 회로도이다.
- <58> 상기 설명한 바와 같이, 제1 및 제2 가변 커패시터 C1, C2는 서로 동일한 제어 신호에 의하여 실질적으로 동일한 커패시턴스 값을 갖으며, 동일한 형태로 구현된다. 따라서, 설명의 편의상 여기서는 제1 가변 커패시터 C1에 대해서만 설명하기로 한다.

<59> 도 3에 도시된 바와 같이, 제1 가변 커패시터 C1는 하나의 주 커패시터 C31, 4개의 보조 커패시터 cb31~cb34 및 4개의 스위치 수단 sw31~sw34을 포함한다. 주 커패시터 C31의 일단은 제1 내지 제4 스위치 수단 sw31~sw34의 일단과 접속되어 트랜스컨덕터(1100)의 제1 출력단 (105)에 접속되고, 타단은 접지된다. 제1 내지 제4 스위치 수단 sw31~sw34의 타단은 각각 제1 내지 제4 보조 커패시터 cb31~cb34의 일단과 접속된다. 제1 내지 제4 보조 커패시터 cb31~cb34의 타단은 접지된다. 상기 보조 커패시터 및 스위치 수단은 여러 가지 형태로 구현이 가능하며, 현재 많이 응용되고 있는 커패시터 बैं크(capacitor bank)를 이용하여 구현할 수 있다.

<60> 도 3에 도시된 본 발명의 일실시예에 따른 제1 가변 커패시터 C1는 하나의 주 커패시터 C31, 4개의 보조 커패시터 cb31~cb34 및 4개의 스위치 수단 sw31~sw34을 사용하고 있으나, 실시예에 따라서 그 각각의 수를 증가시키거나 감소시킬 수 있음은 당업자에게 자명하다. 또한, 카운터(1500)에서 출력되는 제어 신호의 비트수는 서로 직렬 접속된 보조 커패시터 및 스위치의 수에 따라서 결정된다. 즉, 도 4에 도시된 바와 같이, 4개의 커패시터 cb31~cb34 및 4개의 스위치 수단 sw31~sw34을 이용할 경우에는 4비트 이상의 제어 신호를 출력할 수 있는 카운터가 필요하며, 상기 제어 신호는 0~15까지 2진수의 형태(0000~1111)로 출력된다.

<61> 제1 내지 제4 스위치 수단 sw1~sw4에는 카운터(1500)에서 출력되는 제어 신호가 인가되고, 상기 제어 신호의 하이/로우 레벨에 따라서 개방, 단락 여부가 결정된다. 본 발명의 일실시예에 따른 튜닝 회로(1000)에 있어서는, 제1 내지 제4 스위치 수단 sw1~sw4은 각 스위치에 인가되는 제어 신호가 하이 레벨 즉, 1인 경우에 단락되고, 로우 레벨 즉, 0인 경우에 개방된다. 예컨대, 제어신호가 1001인 경우, 제1 및 제4 스위치 sw1, sw4가 단락되는 반면, 제2 및 제3 스위치 sw2, sw3는 개방된다.



- <62> 본 발명의 일실시예에 따른 튜닝 회로(1000)에 있어서, 제1 및 제2 가변 커패시터 C1, C2에는 초기 상태에서 기준 제어 신호가 인가되고, 기준 제어 신호에 의하여 제1 및 제2 가변 커패시터 C1, C2의 초기 커패시턴스 값  $C_0$ 이 설정된다. 예를 들면, 기준 제어 신호를 0110으로 설정한 경우, 초기 커패시턴스 값  $C_0$ 은 주 커패시터 C31, 제2 및 제3 보조 커패시터 cb32, cb33의 커패시턴스의 합으로 결정되며, 업 신호 UP 및 다운 신호 DN가 인가될 때마다 각각 기준 제어 신호에서 1비트씩 증가 및 감소시킴으로써, 제1 및 제2 가변 커패시터 C1, C2의 커패시턴스 값을 조정할 수 있다.
- <63> 따라서, 본 발명의 일실시예에 따른 튜닝 회로(1000)는 트랜스컨덕터(1100)의 입력 전압  $V_{in}$  및 출력 전압  $V_{out}$ 을 비교함으로써, 트랜스컨덕턴스(gm)의 변동을 검지 할 수 있고, 상기 트랜스컨덕턴스(gm)의 변동을 제1 및 제2 가변 커패시터 C1, C2의 커패시턴스 값을 조정함으로써 보상할 수 있다. 또한, 상기 튜닝 회로(1000)에 인가되는 제어 신호와 실질적으로 동일한 신호를 메인 필터(2000)에 인가함으로써, 메인 필터(2000)의 트랜스컨덕턴스(gm)의 변화를 보상할 수 있다.
- <64> 상기 설명한 바와 같이, 제1 및 제2 가변 커패시터 C1, C2는 하나 이상의 주 커패시터, 보조 커패시터 및 스위치 수단으로 구현이 가능하며, 카운터(2000)로부터 출력되는 제어 신호에 의하여 커패시턴스 값이 조절된다.
- <65> 또한, 본 발명의 일실시예에 따른 튜닝 회로(1000)는 카운터(1500)를 이용한 디지털 튜닝 회로로서, 튜닝 동작에 필요한 소정의 시간이 경과된 후에는 동작되지 않도록 설정할 수 있다. 따라서, 기존의 아날로그 튜닝 회로와는 달리, 튜닝 회로가 메인 필터에 미치는 영향을 최소화 할 수 있으며, 전력 소비 절감의 효과를 가져올 수 있다.

**【발명의 효과】**

- <66>        본 발명에 따르면, 트랜스컨덕터-커패시터 필터에 있어서, 커패시터의 커패시턴스 값을 제어함으로써 트랜스컨덕턴스(gm)의 변동을 보상할 수 있고, 필터의 차단 주파수를 일정하게 유지시킬 수 있다.
- <67>        또한, 튜닝 동작 후 일정 시간이 경과되어 튜닝이 필요 없는 경우에는 튜닝 회로가 동작하지 않도록 함으로써, 튜닝 동작이 메인 필터의 성능에 미치는 영향을 감소시킬 수 있다.

## 【특허청구범위】

## 【청구항 1】

입력되는 전압에 비례하는 전류를 출력하는 트랜스컨덕터 및 상기 트랜스컨덕터의 출력단 및 접지간에 접속되고 제어 신호의 레벨에 따라서 커패시턴스가 가변되는 가변 커패시터를 포함하는 필터의 튜닝 회로에 있어서,

인가되는 입력 전압에 비례하는 전류를 출력하는 트랜스컨덕터,

입력단에 인가되는 전압과 상기 입력 전압을 비교하고, 상기 입력단의 전압이 큰 경우에는 업 신호 출력단으로 신호를 출력하고, 그렇지 않은 경우에는 다운 신호 출력단으로 신호를 출력하는 비교기,

상기 비교기의 상기 업 신호 및 상기 다운 신호 출력단에 접속되어, 상기 업 신호 및 상기 다운 신호에 응답하여, 출력 신호의 레벨을 일정 크기만큼 증가 및 감소시키되, 상기 출력 신호는 상기 필터의 가변 커패시터에 제어 신호로서 입력되는 카운터,

상기 튜닝 회로의 상기 트랜스컨덕터의 출력단 및 접지간에 접속되고 상기 카운터의 출력 신호의 레벨에 따라서 커패시턴스가 가변되는 가변 커패시터,

상기 튜닝 회로의 트랜스컨덕터의 출력 전압을 제1 기간 동안 실질적으로 0이 되도록 하기 위한 수단,

상기 입력 전압을 상기 튜닝 회로의 상기 트랜스컨덕터로 제2 기간 동안 입력시키기 위한 수단, 및

상기 튜닝 회로의 상기 트랜스컨덕터의 출력 전압을 상기 비교기의 입력단으로 제3 기간 동안 입력시키기 위한 수단,

을 포함하는 트랜스컨덕터-커패시터 필터의 튜닝 회로.

【청구항 2】

제1항에 있어서,

상기 튜닝 회로의 트랜스컨덕터는 상기 필터의 트랜스컨덕터와 실질적으로 동일한 형태로 구현된 트랜스컨덕터-커패시터 필터의 튜닝 회로.

【청구항 3】

제1항에 있어서,

상기 튜닝 회로의 가변 커패시터는 상기 필터의 가변 커패시터와 실질적으로 동일한 형태로 구현된 트랜스컨덕터-커패시터 필터의 튜닝 회로.

【청구항 4】

제1항에 있어서,

상기 비교기의 상기 입력단 및 접지간에 접속되는 커패시터를 더 포함하는 트랜스컨덕터-커패시터 필터의 튜닝 회로.

【청구항 5】

제1항에 있어서,

상기 가변 커패시터는 주 커패시터, 보조 커패시터 및 스위치 수단을 포함하고, 상기 주 커패시터의 일단은 상기 스위치 수단의 일단과 접속되어 상기 트랜스컨덕터의 출력단에 접속되

고, 상기 스위치 수단의 타단은 상기 보조 커패시터의 일단과 접속되며, 상기 주 커패시터 및 상기 보조 커패시터의 타단은 접지되는 트랜스컨덕터-커패시터 필터의 튜닝 회로.

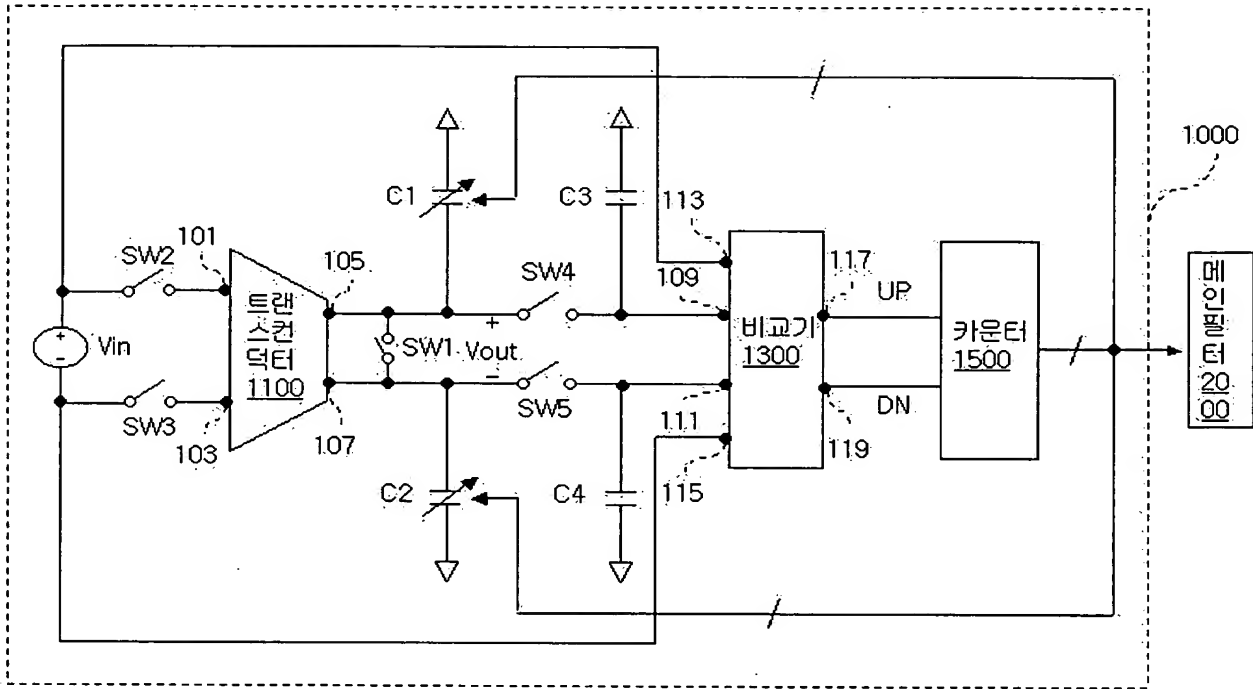
**【청구항 6】**

제1항에 있어서,

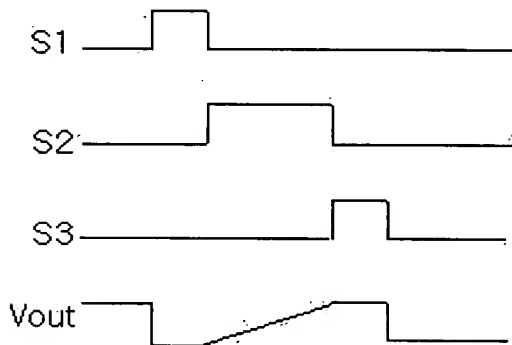
상기 가변 커패시터는 하나 이상의 주 커패시터 및 커패시터 बैं크로 구현된 트랜스컨덕터-커패시터 필터의 튜닝 회로.

【도면】

【도 1】



【도 2】





【도 3】

